いるのがシリコンという周期律表では IV 族の元素である．IV 族の元素は原子核の周りの 1 番外側に 4 個の電子をもっている．シリコンは図 2.1 に示すように，この 4 個の電子を互いに共有する形で結合する．これを**共有結合**という．電流が流れるということは何らかの形で電子が移動するということだから，電圧がかかったとしてもこの状態では電流は流れない．この状態の半導体を**真性半導体**と呼ぶ．しかし電流が流れなければ，ダイオードも，トランジスタも，ましてや抵抗も作れない．実際に利用されるのは **p 形半導体**や **n 形半導体**なのだ．

例 2.1　真性半導体に図 2.2 に示すように周期律表で V 族の元素（リン P，ヒ素 As，アンチモン Sb など）を植え込んで（インプランテーション）熱を加えて安定化させると，何かあまったものが出てくる．これは何だろう．この半導体を n 形半導体という．

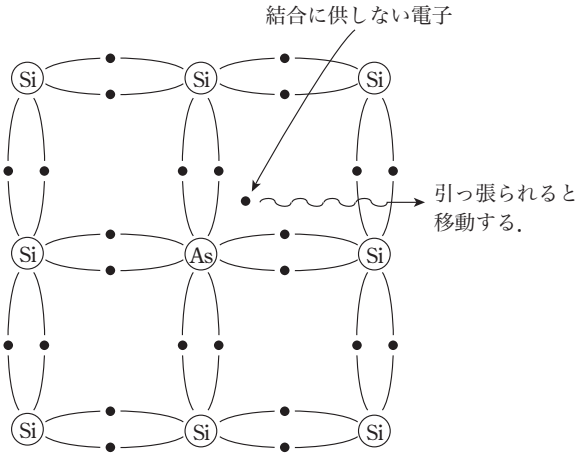


図 2.2　n 形半導体

V 族の元素は原子核の周りの 1 番外側に 5 個の電子をもっている．シリコン原子との共有結合では 4 個の電子しか必要ないので，その結果結合に関与しない電子が 1 個，V 族の元素の近くに存在することになる．

例 2.1 のあまった電子は束縛される力が弱いので，外から電圧をかけこの電子を引っ張る力（**電界**）を生じさせると移動する．つまり電流が流れる．これより n 形半導体は電圧をかければ電流が流れる一種の抵抗体である，といえる．

の特性に関するものである．

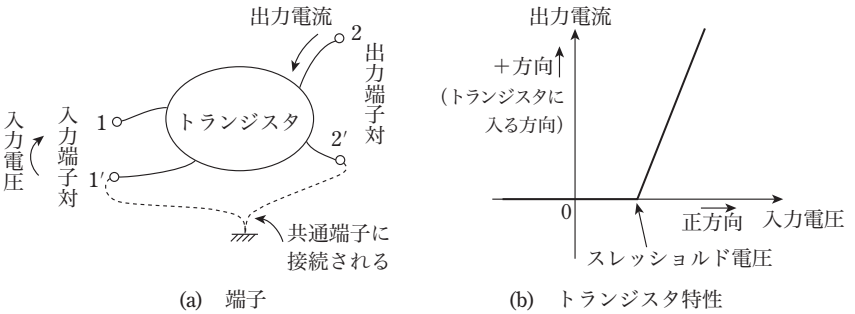


図 2.10　トランジスタといわれるための 2 つの条件

図 2.10(a) が示すのは，トランジスタには入力端子対（1，1′）と出力端子対（2，2′）が定義されているということである．それぞれの一方の端子（1′ と 2′）は共通端子に接続されることが多いが，**信号を入力する入力端子と信号を出力する出力端子が別々のものである**ことが特長だ．

図 2.10(b) は入力端子電圧と出力電流特性に関するものであるが，直線部分は実際は 2 次関数あるいは指数関数などで必ずしも直線ではない．しかしながらこの特性の特長は，入力端子対に加わる入力電圧が負あるいは正の小さい値のうちは出力端子に電流が流れず（トランジスタはオフの状態である），ある限界の電圧値（**スレッショルド電圧**という）を超えると電流が流れ，しかも入力電圧の増加に伴い出力の電流値も増加する，ということである（出力電流の方向はトランジスタの種類により変わることがある）．

この 2 つの特長が満たされるとどのようなことが可能となるのだろうか．

入力信号電圧がスレッショルド電圧を超えなければトランジスタの出力端子側には電流が流れない．スレッショルド電圧を超えると電流が流れる．この状態を論理の 0 および 1 に対応づけできないだろうか．図 2.11 には反転論理（**インバータ**）機能を実現するロジック回路を示した．トランジスタのほかにトランジスタの出力端子と電源との間に抵抗（**負荷抵抗**と呼ぶ）が接続されているだけだが，実はこの回路はすべてのロジック回路の基本となる回路である．トランジスタの入力端子にスレッショルド電圧を超えない電圧 V_{IL} を印加しよう．これ

呼ばれるものであり，これを A_V と書く．図 2.13(a) の場合の A_V を計算すると，(j) ＿＿＿ となる．$\Delta I/\Delta V$ は**伝達コンダクタンス**と呼ばれトランジスタにおいては g_m と書かれる．この表記法を用いれば，$A_v =$ (k) ＿＿＿ となるのである．トランジスタの能力が高く R_L も大であれば (k) ＿＿＿ $\gg 1$ であるから，$A_v \gg 1$ となり信号が増幅される．

なお入力電圧が増加した場合には出力電圧は低下し，減少した場合には出力電圧は上昇するので，入力信号波形と出力信号波形を比較すると波形が反転して観測される．電子回路においては**マイナス符号（－）を極性の反転の意味で用いる**ことが多く，この考え方に従うならば $A_v =$ (l) ＿＿＿ が正しい記述である．マイナスがついたからといって決して否定的な意味でも，増幅度が落ちたわけでもないことを理解したい．

(j) $\Delta IR_L/\Delta V$

(k) g_mR_L

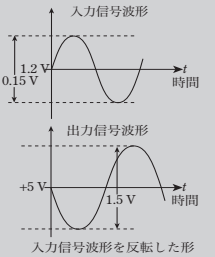
(l) $-g_mR_L$

❖練習問題 2.4❖

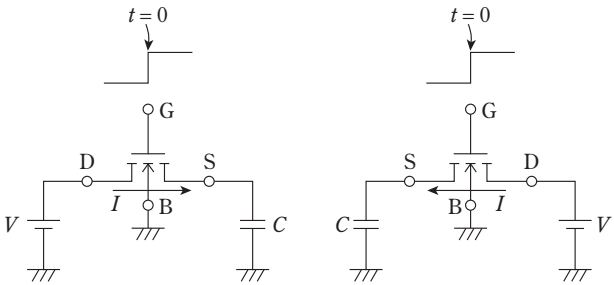
図 2.13 において，$V_B = 1.2$ V と設定し，信号電圧を $\Delta V = 0.1$ [V] だけ変化させると出力電流が $I_0 = 5$ mA から $\Delta I = 1$ mA だけ変化したという．このことからトランジスタの g_m を求めよ．次にピーク・ツー・ピーク（入力信号が正弦波であるとすれば，山の部分から谷の部分までの電圧差）が 0.15 V（0.15 $V_{P\text{-}P}$ と書く）の正弦波信号を入力した．このときの出力波形を描け．ただし負荷抵抗の値は 1 kΩ，電源電圧 V_{CC} は +10 V とする．

解

10 [mA/V]



詳解は 189 ページ



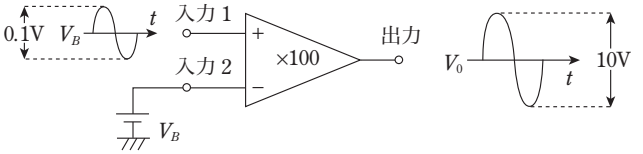
(a) 左側がドレインの場合　　(b) 右側がドレインの場合

図 3.12　アナログ・スイッチを用いてコンデンサの充電を行う

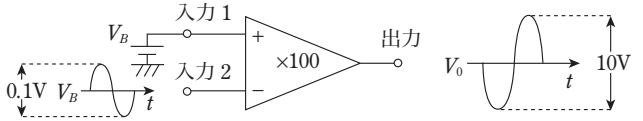
子には時刻 $t = 0$ 以降，図のように高い電圧がかかるのでトランジスタはドレイン端子 - ソース端子間に電流を流す能力を獲得する．電圧 V がコンデンサ C の両端の電圧より高いので，NMOS トランジスタの左側がドレイン，右側がソースとなって図の方向に電流が流れてコンデンサを充電する．コンデンサの両端の電圧はこの充電により次第に大きくなり，ソース端子の電圧も上昇する．このため電流 I は次第に小さくなるが，最終的にはコンデンサ両端の電圧が V となったところで充電は終了し電流 I もゼロとなる．このときドレイン - ソース間電圧はゼロである．

図 3.12(b) の場合には，初期電荷がゼロのコンデンサが左側に，電圧 V が右側に接続された場合を示している．図 3.12(a) の場合と同様な動作が起こるが，違うのは NMOS トランジスタの右側がドレイン，左側がソースとなり，電流 I が図示の方向に流れてコンデンサ C の充電を行うことである．なお図 3.12 において，仮に $t = 0$ におけるコンデンサ両端の電圧が電圧源 V の値よりも大きければ，(a) 図においてはトランジスタの右側がドレインとなり左側がソースとなって，電流はコンデンサ C から V に向かって左方向に流れるし，(b) 図においては左側がドレインとなり右側がソースとなって，電流はやはりコンデンサ C から V に向かって右方向に流れることになる．これはコンデンサが放電して電圧源 V の電圧に一致するからである．

このように MOS トランジスタは双方向性である．どちらがドレインでソースであるかも端子電圧により決まる．またコンデンサを充放電する場合には，最終



(a)　正相入力端子に信号を入力する。



(b)　逆相入力端子に信号を入力する。

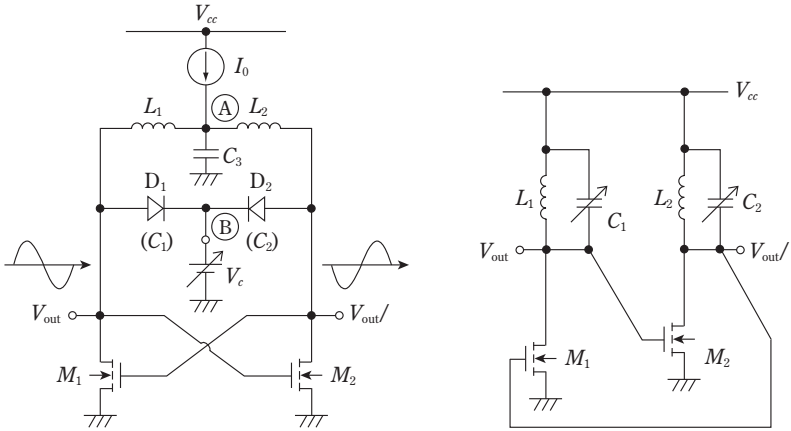
図 4.4　正相入力端子と逆相入力端子

1 端子は V_B の電圧を中心に信号が変化するように設定され，入力 2 端子は V_B の電圧に固定される．V_B としては電源電圧の約 $\frac{1}{2}$ を選ぶのが普通である．

オペアンプは入力端子間の電圧差を増幅する機能をもつので，信号が正の半サイクル期間では（入力 1 端子 – 入力 2 端子）間の電圧差は信号波形の大きさと同一であるから，出力端子の波形も 100 倍に増幅されても，入力信号波形と同じ形である．同様に信号が負の半サイクル期間でも（入力 1 端子 – 入力 2 端子）間の電圧差は信号波形の大きさと同一となって，出力端子の波形も 100 倍増幅された形となる．したがって出力波形は図の波形のようになる．この場合中心の電圧 V_0 も約 $\frac{V_{CC}}{2}$ に設定されるのが一般的である．入力 1 端子に加わる信号波形と出力端子から出力される信号波形は同一の形であるから，これを電子回路では**正の増幅**といい + で表し，図の場合の増幅度を +100 倍と書く．

次に図 4.4(b) に示すように，マイナスの符号の付いた入力 2 端子（**逆相入力端子**と名づける）に振幅が 0.1 V_{p-p} の信号を加えた場合を考えてみる．入力 1 端子は V_B の電圧に固定され，入力 2 端子は V_B の電圧を中心に信号が変化するように設定される．

信号が正の半サイクル期間では（入力 1 端子 – 入力 2 端子）間の電圧差は信号波形を反転した負の形となる．これがオペアンプの出力端子に 100 倍になって現れる．同様に信号が負の半サイクル期間でも（入力 1 端子 – 入力 2 端子）間



(a) 回路構成　　(b) 書き直した等価な回路構成

図 5.22　電圧制御発振器（VCO）

図 5.22(a) において，MOS トランジスタ M_1 および M_2 は増幅器であり，ダイオード D_1 および D_2 は制御電圧 V_c により値が変わるコンデンサだ．L_1 および L_2 はインダクタであり I_0 は定電流源である．高い電圧の制御電圧 V_c をダイオード D_1 および D_2 のカソード側にかける．D_1 および D_2 のアノード側には正弦波信号が現れるがその振幅を考えても V_c の電圧値の方が高い．D_1 および D_2 には逆バイアスがかかっている状態だ．逆バイアス状態のダイオードには電流が流れず，空乏層の電荷のためコンデンサと同じ働きをする．したがって図 5.22(a) の回路は LC 発振回路である．

回路構成は対称であり差動信号が発生することを考えると，インダクタ L_1, L_2，および定電流源 I_0 の接続点 A は仮想接地点と考えてよい（振幅が等しい互いに極性の異なる信号 V_{out} と $V_{out}/$ がインダクタ L_1 と L_2 でつながっているのだ．L_1 と L_2 の値が等しければその接続点は中点であるから互いの信号が打ち消しあうところであり，信号の変化はない．つまり仮想接地点だ）．コンデンサ C_3 は万一 L_1 と L_2 の値が完全には一致しておらず，小さいが信号が発生しているような場合にもその信号を**バイパス**する（グラウンドに落としてしまう）ためのものである．したがって A 点は信号から見れば接地と等価である．もちろん V_c の接続される B 点も，V_c のインピーダンスはゼロであるから信号から見ると接地

解く! 次の (a) ～ (k) を埋めよう．

アナログの(a)＿＿＿変調に相当するのは FSK（(a)＿＿＿シフトキーイング）変調だ．図 6.9 にこれを示す．ディジタル信号の 1 に対応させて搬送波の(a)＿＿＿を(b)＿＿＿し，0 に対応させて搬送波の(a)＿＿＿を(c)＿＿＿する．これもアナログの(a)＿＿＿変調の一種といえる．情報が(d)＿＿＿信号に変わっているだけだ．

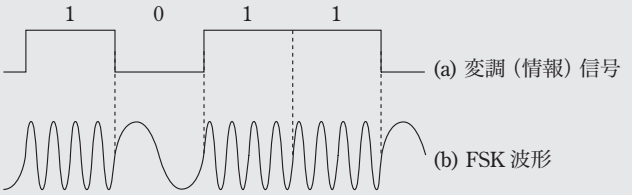


図 6.9　FSK（周波数シフトキーイング）

また図 6.10 に示すような変調方式もある．PSK（(e)＿＿＿シフトキーイング）変調だ．アナログの(e)＿＿＿変調に相当する．情報信号は 1 と 0 の(f)＿＿＿しかもたないので，この(f)＿＿＿に対応させて(e)＿＿＿を変化させると，同図 (b) の 2 つの波形が得られる．この場合の(e)＿＿＿の差は(g)＿＿＿°だ．この 2 つの波形をディジタル信号である情報信号と組み合わせたのが同図 (c) の PSK 信号波形である．情報信号が(h)＿＿＿から(i)＿＿＿，あるいは(i)＿＿＿から(h)＿＿＿に切り替わるときに波形の不連続な部分が観測されるであ

答え

(a) 周波数
(b) 高く
(c) 低く
(d) ディジタル
(e) 位相
(f) 2 値
(g) 180
(h) 1（または 0）
(i) 0（または 1）

ろう．これらの点が(e)　　の切り替わり点なのだ．PSK は(e)　　の(j)　　が(g)　　°であるというアナログの(e)　　変調なのだ．なお搬送波の(k)　　は変化しない．

(j) 変化量

(k) 周波数

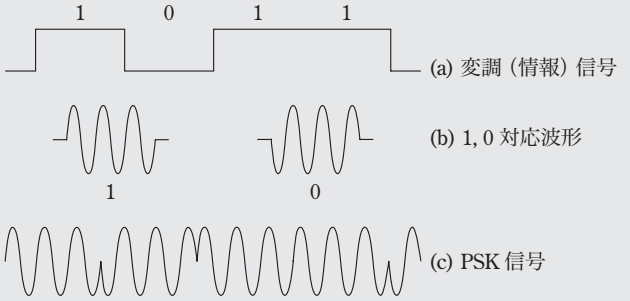


図 6.10　PSK（位相シフトキーイング）

6.3　変調信号の生成

6.3.1　掛け算器

変調や復調を行う際に必要な回路として掛け算器がある．2 つの入力信号の積を出力する機能だ．回路を図 6.11 に示す．ここで各トランジスタは NMOS トランジスタであり，そのバルク効果は無視できるものとする．また $2I_0$ は常に一定の電流が流れる定電流源だ．入力端子②-①間には信号 V_1 が，入力端子④-③間には信号 V_2 が加わる．この 2 つの信号の積 $V_1 \times V_2$ が出力電流として I_{out} および $I_{out}/$ に得られるのだ．これを示そう．

V_1，V_2 の両方とも差動信号であるが，入力端子①を固定電位に接続すれば V_1 は単相入力の信号となるし，③を固定電位に接続すれば V_2 が単相入力の信号となる．いずれにしても，V_1，V_2 の振幅が小さく，各トランジスタに流れる信号電流の量が V_1，V_2 の大きさに比例するとすれば，たとえば M_1，M_2 に流れる電流は，

D級，E級，F級はトランジスタをスイッチとして使う出力回路である．図7.3は，ディジタルアンプといわれる**D級アンプ**の出力部を示すものだ．出力部を構成するのはNMOSトランジスタとPMOSトランジスタだ．その入力には練習問題7.1で扱ったようなPWM波形が加えられる．PWM波形の論理1の期間はNMOSがオンする期間であり，PWM波形の論理0の期間はPMOSがオンする期間だ．出力回路により大きな電流を流す能力を与えられたPWM波形は，スピーカーに加えられ音となる．PWM波形そのものはディジタル波形であって通常の音ではない．しかしスピーカーはフィルタのような役目も果たすことから，PWM波形の高調波成分（ディジタル成分）は取り除かれ，含まれていた情報信号（この場合は音の成分）が取り出せるのである．

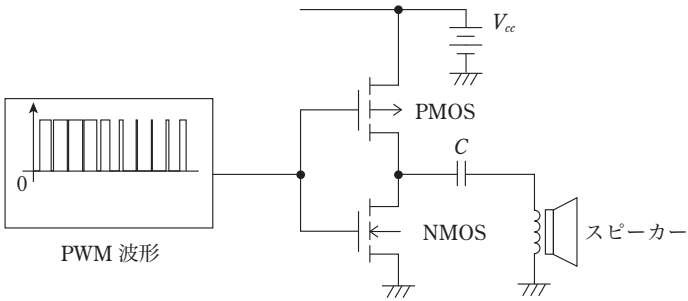


図7.3　ディジタル・アンプ出力部（D級動作）

以上の出力動作で，NMOSトランジスタおよびPMOSトランジスタはオン・オフ動作をする．スピーカーには大きな電流が流れるが，トランジスタのオン抵抗は小さいためスピーカーに供給される電力に対し，トランジスタでの電力消費は小さい．出力回路の電力効率は高いのだ．

例7.1　スピーカーの等価抵抗が4 Ω，トランジスタのオン抵抗が0.2 Ωである．トランジスタで消費される電力は，スピーカーの何分の一か考えよう．

スピーカーにもトランジスタにも同じ電流が流れるので消費電力の比は変わらない．20 : 1である．トランジスタをスイッチにする意義はここにある．出力回路において電力を消費することが少なくて済むのだ．なお正確にはPWM波形の論理1の期間はNMOSのオン抵抗が関与し，PWM波形の論理0の期間はPMOSのオン抵抗が関与しているが，両者の値が等しければ，全期間に